

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 03-201152

(43)Date of publication of application : 03.09.1991

(51)Int.Cl.

G06F 13/12

(21)Application number : 01-342725

(71)Applicant : NEC ENG LTD

(22)Date of filing : 28.12.1989

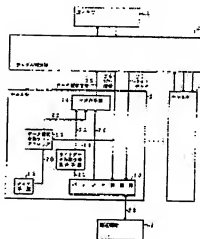
(72)Inventor : SHIBATA YOSHIHISA

(54) PREFETCH CONTROL SYSTEM

(57)Abstract:

PURPOSE: To reduce the generation of data overrun by extending a data requirement interval used for the prefetch of write data, and during the period of prefetch, suppressing that the same channel executes a data request at a data transfer speed more than required speed.

CONSTITUTION: A write data prefetching operation display means 11 turns on a write data prefetch display signal 23 for displaying the prefetch operation of write data 27 and outputs the signal 23 to a masking means 14 and a timer means 12 outputs a time-out signal 20 at every fixed period. A data request effective FF 13 is set up by the time-out signal 20 and reset by a replay signal 26 outputted from a channel control part 2, and if the FF 13 is in the reset state when the prefetching execution of the write data 27 is displayed, the masking means 14 masks a data requiring signal 24 and suppresses the transfer speed of the write data 27 to a prescribed value or below. Consequently, the waiting time of a data requirement from another channel which is not the prefetching of the write data 27 can be shortened and the generation of data overrun can be reduced.



JP 03-201152

Page (4), upper left column, lines 3-6

When transfer of write data to the peripheral device 4 has shown a progress and a vacancy larger than a certain level is produced in the data buffer, the buffer control unit 10 outputs again a data request signal 24 to the masking means 14.

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A) 平3-201152

⑬ Int. Cl.³

識別記号

庁内整理番号

⑭ 公開 平成3年(1991)9月3日

G 06 F 13/12

3 3 0 A

7218-5B

審査請求 未請求 請求項の数 1 (全4頁)

⑯ 発明の名称 先取り制御方式

⑰ 特 願 平1-342725

⑱ 出 願 平1(1989)12月28日

⑲ 発 明 者 柴 田 義 久 東京都港区西新橋3丁目20番4号 日本電気エンジニアリ

ング株式会社内

⑳ 出 願 人 日本電気エンジニアリ 東京都港区西新橋3丁目20番4号

ング株式会社

㉑ 代 理 人 弁理士 河原 純一

明 細 書

1. 発明の名称

先取り制御方式

2. 特許請求の範囲

入出力インタフェースを制御する複数のチャネルと、これら複数のチャネルを多重制御するチャネル制御部とを備えるデータ転送装置において、前記チャネルが、

ライトデータの先取り中を表示するライトデータ先取り中表示手段と、

一定周期毎にタイムアウト信号を出力するタイマ手段と、

このタイマ手段からのタイムアウト信号によりセットされ前記チャネル制御部からのリブレイ信号によりリセットされるデータ要求有効表示手段と、

前記ライトデータ先取り中表示手段によりライトデータの先取り中が表示されている場合に前記データ要求有効表示手段がリセット状態であれば前記チャネル制御部に対するデータ要求信号をマ

スクしてライトデータの転送速度を所定値以下に抑えるマスク手段と

を有することを特徴とする先取り制御方式。

3. 発明の詳細な説明

(産業上の利用分野)

本発明はデータ転送装置に関し、特にデータ転送装置でのライトデータの先取り時におけるデータ転送速度を制御する先取り制御方式に関する。

(従来の技術)

従来、この種のデータ転送装置では、データオーバーラン対策のためにチャネルに多重のデータバッファが備えられており、ライトデータの転送時にはデータバッファにライトデータを先取りしてから入出力(1/0)インタフェース上のデータ転送を開始するようになっていたが、ライトデータの先取り中のチャネルへのデータ転送速度はチャネルの転送能力一杯で行われていた。

(発明が解決しようとする課題)

上述した従来のデータ転送装置では、ライトデータの先取り中にチャネルが最大能力でデータバ

ッファが満杯になるまでデータ転送を行っていたので、ライトデータの先取りが複数のチャネルで同時に発生すると、チャネル制御部の処理がこれらのチャネルのために専有されてしまい、他のチャネルからのデータ要求（リードおよびライトのいずれの場合も）が長時間待たされてしまい、データオーバーランが発生するという欠点がある。

本発明の目的は、上述の点に鑑み、ライトデータの先取り中におけるチャネルのデータ要求間隔を長くして、ライトデータの先取り中は同一のチャネルが必要以上のデータ転送速度でデータ要求を実行しないようにして、ライトデータの先取り中でない他のチャネルのデータ要求に対する待合せ時間を短くしてデータオーバーランの発生を少なくするようにした先取り制御方式を提供することにある。

（課題を解決するための手段）

本発明の先取り制御方式は、入出力インタフェースを制御する複数のチャネルと、これら複数のチャネルを多重制御するチャネル制御部とを備え

マスク手段がライトデータ先取り中表出手段によりライトデータの先取り中が表示されている場合にデータ要求有効表出手段がリセット状態であればチャネル制御部に対するデータ要求信号をマスクしてライトデータの転送速度を所定値以下に抑える。

（実施例）

次に、本発明について図面を参照して詳細に説明する。

第1図は、本発明の一実施例に係る先取り制御方式が適用されたデータ転送装置の構成を示すブロック図である。このデータ転送装置は、主メモリ1と、主メモリ1に接続されたチャネル制御部2と、チャネル制御部2に接続された複数のチャネル3と、チャネル3に接続された周辺装置4とから、その主要部が構成されている。

チャネル3は、バッファ制御部10と、ライトデータ先取り中表出手段11と、タイマ手段12と、データ要求有効表出手段であるデータ要求有効フリップフロップ13と、マスク手段14とを

備えるデータ転送装置において、前記チャネルが、ライトデータの先取り中を表示するライトデータ先取り中表出手段と、一定周期毎にタイムアウト信号を出力するタイマ手段と、このタイマ手段からのタイムアウト信号によりセットされ前記チャネル制御部からのリブライ信号によりリセットされるデータ要求有効表出手段と、前記ライトデータ先取り中表出手段によりライトデータの先取り中が表示されている場合に前記データ要求有効表出手段がリセット状態であれば前記チャネル制御部に対するデータ要求信号をマスクしてライトデータの転送速度を所定値以下に抑えるマスク手段とを有する。

（作用）

本発明の先取り制御方式では、ライトデータ先取り中表出手段がライトデータの先取り中を表示し、タイマ手段が一定周期毎にタイムアウト信号を出力し、データ要求有効表出手段がタイマ手段からのタイムアウト信号によりセットされチャネル制御部からのリブライ信号によりリセットされ、

金で構成されている。

バッファ制御部10は、データバッファを内蔵していて、データ要求信号24に対するチャネル制御部2からのリブライ信号26に応じてライトデータ27をデータバッファに格納する。また、バッファ制御部10は、1/0インタフェース28を介して周辺装置4との間のデータ転送を制御する。

ライトデータ先取り中表出手段11は、バッファ制御部10からのセット/リセット信号21によりセットおよびリセットされ、セット中にライトデータ27の先取り中を表示するライトデータ先取り表出信号23をオンにしてマスク手段14に出力する。

タイマ手段12は、一定周期毎にタイムアウト信号20をデータ要求有効フリップフロップ13に出力する。

データ要求有効フリップフロップ13は、タイマ手段12からのタイムアウト信号20によりセットされ、チャネル制御部2からのリブライ信号

26によりリセットされ、セット時にデータ要求有効信号22をオンにしてマスク手段14に出力する。

マスク手段14は、ライトデータ先取り中表示手段11からのライトデータ先取り表示信号23がオンである間は、データ要求有効フリップフロップ13からのデータ要求有効信号22がオンであればバッファ制御部10からのデータ要求信号24をチャネル制御部2に対するデータ要求信号25として出力し、データ要求有効信号22がオフであればバッファ制御部10からのデータ要求信号24をマスクする。

次に、このように構成された先取り制御方式の動作について説明する。

まず、チャネル制御部2がチャネル3にライトデータ転送（主メモリ1から周辺装置4に対するデータ転送）を指示すると、バッファ制御部10は、セット/リセット信号21によりライトデータ先取り中表示手段11をセットしてライトデータ先取り中表示信号23をオンにし、データ要求信

号24によりライトデータ要求をマスク手段14に対して行う。

マスク手段14には、ライトデータ先取り中表示手段11からのライトデータ先取り表示信号23がオンであり、かつタイマ手段12からのタイムアウト信号20によりデータ要求有効フリップフロップ13からのデータ要求有効信号22がオンとなっているため、データ要求信号24をデータ要求信号25としてチャネル制御部2に出力する。

チャネル制御部2は、データ要求信号25に応じて主メモリ1からデータを読み出し、ライトデータ27としてバッファ制御部10に出力し、リブライ信号26をバッファ制御部10およびデータ要求有効フリップフロップ13に出力する。

データ要求有効フリップフロップ13は、リブライ信号26によりリセットされて、データ要求有効信号22をオフに反転させる。

バッファ制御部10は、リブライ信号26に応じてライトデータ27を内部のデータバッファに

格納し、データバッファに空きがある場合にはデータ要求信号24を再出力して次のデータ要求を行う。

しかし、この時点では、データ要求有効フリップフロップ13がリセットされてデータ要求有効信号22がオフになっているため、マスク手段14は、データ要求信号24の入力にもかかわらずデータ要求信号25の出力をマスクする。

この後、タイマ手段12のあらかじめ定められたタイムアウト間隔より短い時間が経過すると、タイマ手段12がかならずタイムアウトを発生し、タイムアウト信号20がオンになる。

このため、データ要求有効フリップフロップ13は、タイムアウト信号20により再びセットされ、データ要求有効信号22がオンとなる。

これにより、マスク手段14は、データ要求信号24をデータ要求信号25としてチャネル制御部2に出力する。

チャネル制御部2は、データ要求信号25に応じて主メモリ1からデータを読み出し、ライトデ

ータ27としてバッファ制御部10に入力し、リブライ信号26をバッファ制御部10およびデータ要求有効フリップフロップ13に出力する。

データ要求有効フリップフロップ13は、リブライ信号26により再びリセットされ、タイマ手段12がタイムアウトするまでオフの状態を保持する。

バッファ制御部10は、リブライ信号26に応じてライトデータ27をデータバッファに取り込み、データバッファが満杯になるまでデータ要求信号24を送り返し出力し続ける。

マスク手段14は、データ要求信号24をデータ要求有効信号22がオンになるまで待ち合わせた後にデータ要求信号25としてチャネル制御部2に出力する。

以下、同様の処理を繰り返して、データバッファが満杯となりライトデータの先取りが完了すると、バッファ制御部10は、セット/リセット信号21によりライトデータ先取り中表示手段11をリセットし、データバッファから1/ロインタ

フェース28を介して周辺装置4へのライトデータの転送を開始する。

ライトデータの周辺装置4への転送が進み、データバッファに一定以上の空きが生じたならば、バッファ制御部10は、再びデータ要求信号24をマスク手段14に対して出力する。

マスク手段14は、ライトデータ先取り表示信号23がオフであるので、こんどはデータ要求有効信号22のオン/オフに無関係に、データ要求信号24をデータ要求信号25としてチャネル制御部2に出力する。

バッファ制御部10は、リブライ信号26が返ってくると、ライトデータ27をデータバッファに取り込む。

以下同様にして、バッファ制御部10は、周辺装置4とのライトデータの転送を行いながら、データバッファに一定以上の空きが生じるたびにデータ要求信号24を出力して、データ転送動作を実行する。

(発明の効果)

- 1・・・ライトデータ先取り中表示手段、
- 12・・・タイマ手段、
- 13・・・データ要求有効フリップフロップ
(データ要求有効表示手段)、
- 14・・・マスク手段、
- 20・・・タイムアウト信号、
- 21・・・セット/リセット信号、
- 22・・・データ要求有効信号、
- 23・・・ライトデータ先取り表示信号、
- 24・・・データ要求信号、
- 25・・・データ要求信号、
- 26・・・リブライ信号、
- 27・・・ライトデータ、
- 28・・・I/Oインタフェースである。

特許出願人 日本電気エンジニアリング株式会社
代理人 弁理士 岡 原 純 一

以上説明したように本発明は、ライトデータ先取り中表示手段、タイマ手段、データ要求有効表示手段およびマスク手段を設け、ライトデータの先取り中のデータ要求間隔を長くして、ライトデータの先取り中は同一のチャネルが必要以上のデータ転送速度でデータ要求を実行しないようにすることにより、ライトデータの先取り中でない他のチャネルのデータ要求に対する待合せ時間を短くしてデータオーバーランの発生を少なくすることができるという効果がある。

4. 図面の簡単な説明

第1図は本発明の一実施例に係る先取り制御方式が適用されたデータ転送装置の構成を示すブロック図である。

- 1・・・主メモリ、
- 2・・・チャネル制御部、
- 3・・・チャネル、
- 4・・・周辺装置、
- 10・・・バッファ制御部、

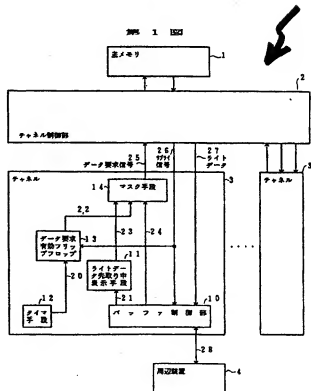


FIG. 1

- 1: MAIN MEMORY
- 2: CHANNEL CONTROL UNIT
- 3: CHANNEL
- 4: PERIPHERAL DEVICE
- 10: BUFFER CONTROL UNIT
- 11: DISPLAY MEANS DURING WRITE DATA PREFETCHING
- 12: TIMER MEANS
- 13: DATA REQUESTING FLIP-FLOP
- 14: MASKING MEANS
- 25: DATA REQUEST SIGNAL
- 26: REPLY SIGNAL
- 27: WRITE DATA